10/677,071

Requested Patent: JP6176486A

Title: MAGNETIC DISK DEVICE AND MAGNETIC DISK ;

Abstracted Patent: JP6176486 ;

Publication Date: 1994-06-24 ;

Inventor(s): YAMAGOSHI TAKAMICHI; others: 02 ;

Applicant(s): SONY CORP ;

Application Number: JP19920343186 19921130 ;

Priority Number(s): ;

IPC Classification: G11B20/10 ;

Equivalents: ;

ABSTRACT:

PURPOSE:To compensate the phase shift of recorded data caused by a distance between a reproducing head and a recording head, to compensate the positional shift of a magnetization inversion caused by a pattern and to record data on a right position.

CONSTITUTION:A reproducing signal is reproduced by a reproducing head 11a. A clock is generated by a clock generation circuit 13 based on the reproducing signal equivalent a clock pattern. Data, etc., are reproduced from the reproducing signal by a data demodulation circuit 14 using the clock. A switching signal for switching a recording mode and a reproducing mode is outputted by a timing generation circuit 15. Source data is transformed into recorded data, by a recorded data generation circuit 16. The recorded data and a recording signal are delayed by a pulse delaying circuit 30. The delaying quantity of the pulse delaying circuit 39 is controlled by a delaying time control circuit 20 based on head position information.

RECEIVED SEP 0 4 2003

JP 06-176486

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer.So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]
[Claim 1] The magnetic disk unit which clock Batang for clock generation characterized by providing the following records data on the magnetic disk recorded beforehand, and reproduces the data currently recorded. The reproducing head for reproducing data from the above-mentioned magnetic disk. A clock generation means to generate a clock based on the regenerative signal equivalent to the above-mentioned clock pattern reproduced by this reproducing head. A delay means by which record data are delayed to the clock generated with this clock generation means. A position detection means to detect the head positional information in the direction of the diameter of a disk of the above-mentioned recording head based on the regenerative signal from the recording head and the above-mentioned reproducing head for recording the record data delayed by this delay means on the above-mentioned magnetic disk, and control means which control the amount of delay of the above-mentioned delay means based on the head positional information from this position detection means.
[Claim 2] The magnetic disk unit according to claim 1 characterized by controlling the amount of delay of the aforementioned delay means to compensate a position gap of the flux reversal which originates in the pattern of record data based on the pattern of record data while the aforementioned control means compensate the phase shift of the data recorded on the aforementioned magnetic disk resulting from the distance in the run direction of the aforementioned reproducing head and a recording head.
[Claim 3] The magnetic disk characterized by recording beforehand the timing compensation pattern of predetermined width of face in the direction of the diameter of a disk.
[Claim 4] The magnetic disk unit which clock Batang for clock generation characterized by providing the following records data on the magnetic disk according to claim 3 recorded beforehand, and reproduces the data currently recorded. The reproducing head for reproducing data from the above-mentioned magnetic disk. A clock generation means to generate a clock based on the regenerative signal equivalent to the above-mentioned clock pattern reproduced by this reproducing head. A delay means by which record data are delayed to the clock generated with this clock generation means. Control means which control the amount of delay of the above-mentioned delay means based on the regenerative signal equivalent to the above-mentioned timing compensation pattern reproduced by the recording head and the above-mentioned reproducing head for recording the record data delayed by this delay means on the above-mentioned magnetic disk.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Industrial Application] About a magnetic disk unit and a magnetic disk, the so-called external synchronization method is used especially for this invention, and it relates to the magnetic disk unit which equipped each with a recording head and the reproducing head.
[0002]
[Description of the Prior Art] As a means to obtain the clock needed in the case of record of data, or reproduction in a magnetic disk unit In case data are recorded, write in the so-called servo information simultaneously, and this servo information is reproduced. The so-called self-synchronization method which reproduces the data which generate a clock or are recorded based on the reproduced servo information, extracts a clock component from the reproduced data, and generates a clock, The clock pattern is dispersedly formed in the magnetic disk beforehand, and the so-called external synchronization method (sample servo system) which reproduces this clock pattern and generates a clock based on the regenerative signal of the reproduced clock pattern is learned.
[0003] Specifically the magnetic disk unit of an external synchronization method The magnetic head 111 made to serve a double purpose in record and reproduction as shown in drawing 9 , The change-over switch 112 which switches the above-mentioned magnetic head 111 by the recording mode and the playback mode, The reproduction amplifier 113 which amplifies the regenerative signal supplied from the above-mentioned magnetic head 111 through this change-over switch 112, The clock generation circuit 114 which generates a clock based on the regenerative signal equivalent to the clock pattern of the magnetic disk 101 amplified with this reproduction amplifier 113, The data demodulator circuit 115 which reproduces data from the regenerative signal from the above-mentioned reproduction amplifier 113 using the clock from this clock generation circuit 114, While carrying out counting of the clock from the above-mentioned clock generation circuit 114 and controlling the clock generation circuit 114 The timing generating circuit 116 which outputs the change signal which controls the above-mentioned change-over switch 112, The record data generating circuit 117 which changes the data (henceforth a source data) inputted into the data (henceforth record data) suitable for record, It has the record amplifier 118 which supplies the current based on the record data from this record data generating circuit 117 to the above-mentioned magnetic head 111 through the above-mentioned change-over switch 112.
[0004] As shown in the magnetic disk 101 used for this magnetic disk unit on the other hand at drawing 10 , the clock pattern 103 which followed the radial for clock generation is beforehand formed by removing a magnetic layer in part using technique, such as etching, between the data segments 102 which are the fields which record the data of the recording track prepared in the shape of a concentric circle. And on the other hand, direct-current magnetization is carried out at * (an arrow shows), and these clock patterns 103 are formed 100-1000 divisors per round, in order to generate a highly precise clock.
[0005] And the magnetic head 111 reproduces the regenerative signal equivalent to the clock pattern 103, and supplies these regenerative signals to the clock generation circuit 114 and the data demodulator

circuit 115 through a change-over switch 112 and the reproduction amplifier 113 while it reproduces the regenerative signal equivalent to the data currently recorded on the data segment 102.
[0006] the clock generation circuit 114 -- for example, the so-called PLL (Phase Locked Loop) etc. -- from -- it becomes and a clock is generated based on the regenerative signal equivalent to the clock pattern 103
[0007] That is, if the clock pattern 103 which carried out direct-current magnetization is reproduced to ** on the other hand as shown in drawing 11 a, as shown in drawing 11 d, the regenerative signal which has a solitary-wave form with the edge before and behind the clock pattern 103 will be reproduced. As counting of the clock supplied from the clock generation circuit 114 is carried out, the apparition of the regenerative signal which is equivalent to the clock pattern 103 based on the past history is predicted and it is shown in drawing 11 c, the timing generating circuit 116 generates the clock gate signal used as this period (henceforth L level), for example, low level, and supplies this clock gate signal to the clock generation circuit 114. As it considers that the solitary-wave form with which a clock gate signal appears within the period of L level is a regular clock pattern and is shown in drawing 11 e, the clock generation circuit 114 updates the phase of PLL so that the standup of a clock may synchronize with the peak of a solitary-wave form corresponding to a front edge, and generates the clock which carried out phase simulation to the clock pattern 103.
[0008] And at the time of a playback mode, the data demodulator circuit 115 discriminates from a regenerative signal using the clock generated in the clock generation circuit 114, and reproduces data by getting over.
[0009] On the other hand, in a recording mode, change operation of a change-over switch 112 is controlled by the change signal supplied from the timing generating circuit 116, and record of data is performed by it.
[0010] That is, by carrying out counting of the clock, the timing generating circuit 116 generates the change signal which serves as L level in the period when the magnetic head 111 is scanning the data segment 102, and serves as high level (henceforth H level) in the period which is scanning the clock pattern 103, and controls change operation of a change-over switch 112 by this change signal to be shown in drawing 11 b. Consequently, it connects with the record amplifier 118 and the magnetic head 111 is connected to the reproduction amplifier 113 at the time of H level, when a change signal is L level.
[0011] The record data generating circuit 117 changes a source data into the record data which synchronized with the clock generated in the clock generation circuit 114 by the predetermined modulation suitable for record, and the record amplifier 118 amplifies this record data, and it supplies the current based on record data to the magnetic head 111 through a change-over switch 112.
[0012] Specifically, as shown in above-mentioned drawing 11 b, a change signal serves as H level in the period when the magnetic head 111 is scanning the clock pattern 103, the magnetic head 111 is connected to the reproduction amplifier 113, as mentioned above, reproduction of the clock pattern 103 is performed by this, and a clock is generated. Next, if the magnetic head 111 becomes the period which scans a data segment 102, a change signal serves as L level, the magnetic head 111 will be connected to the record amplifier 118 by this, and record of data will be performed. And by repeating reproduction and data logging of this clock pattern 103 by turns, as shown in drawing 11 f, record of the data which synchronized with the clock generated in the clock generation circuit 114 is performed. Therefore, standup time of the clock generated in the playback mode in the clock generation circuit 114 (henceforth an existing [data] point phase) The regenerative signal will be referred to in the existence position in the run direction of the magnetic head 111 of the data which will be alike if it sets and being discriminated from a regenerative signal, and are recorded more on the data segment 102, and errorless data reproduction is attained.
[0013]
[Problem(s) to be Solved by the Invention] by the way, the head (henceforth an MR head) of the so-called magnetoresistance-effect type has the outstanding property, for example, the outstanding sensitivity, S/N (Signal to Noise ratio), and a spatial resolving power, and in order to attain high-density

record, when this MR head is used, the above-mentioned magnetic head 111 consists of reproducing-head 111a which consists of an MR head, and recording head 111b which consists of the magnetic head which is usual, as shown in drawing 12 That is, the head (the so-called head of a rec/play separate-type) which became independent of record to reproduction will be used. In this case, the following problems arise.

[0014] As mentioned above, in the magnetic disk unit of an external synchronization method, the phase of the point existing [data] is determined based on the regenerative signal equivalent to the clock pattern 103 reproduced by reproducing-head 111a, and the position of reproducing-head 111a in this existing [data] point phase is made into the existing [data] point position on a data segment 102 at the time of a playback mode. Therefore, in case data are recorded, it is required for an existing [data] point phase and the existing [data] point position on the data segment 102 seen from reproducing-head 111a to record that it is always in agreement. However, when recording head 111b and reproducing-head 111a have dissociated, generally the existing [data] point position on the data segment 102 seen from an existing [data] point phase and recording head 111b is not in agreement with both physical physical relationship. Specifically, as shown in above-mentioned drawing 12 , more back than reproducing-head 111a, only distance L separates and recording head 111b is attached. Therefore, in case it records, the position of reproducing-head 111a in an existing [data] point phase must wait to move even to the position of recording head 111b with rotation of a disk, and must perform record operation.

[0015] The time T1 which above-mentioned movement takes becomes settled with the relative velocity v of reproducing-head 111a, the distance L of recording head 111b and a head 111, and a magnetic disk 101, and is given by T1=L/v. In the magnetic disk unit which carries out the rotation drive of the magnetic disk 101 with a fixed angular velocity (the so-called CAV:Constant Angular Velocity), since the relative velocity v of a head 111 and a magnetic disk 101 changes according to the position in the direction of a path in which a head 111 exists, it becomes that for which the transit time T1 also depended on the position in the direction of the diameter of a disk of a head 111.

[0016] Moreover, by reversing the record current passed to recording head 111b, on a data segment 102, flux reversal is produced and this records data in a magnetic disk unit. However, when recording density is high, as shown in drawing 13 , the phenomenon (henceforth a nonlinear bit shift) in which the position of the flux reversal which remains on a data segment 102 shifts arises to the position which record current reversed. Depending for the direction and size of a gap in a nonlinear bit shift on the pattern of the data to record is known. In order to leave flux reversal to the regular position on a data segment 102, in case it records, you have to move beforehand the position which record current reverses in the direction contrary to the direction which a gap generates.

[0017] thus, in the magnetic disk unit of the external synchronization method using the head 111 of a rec/play separate-type Time difference is produced between the existing [data] point phase generated based on the clock pattern 103, and the time which should actually reverse record current. Namely, the phase shift of the data recorded on the magnetic disk 101 resulting from the distance L in the run direction of reproducing-head 111a and recording head 111b, Since the position gap of the flux reversal resulting from the pattern of record data arose and those gaps moreover changed with the position in the direction of the diameter of a disk of a head 111, and the patterns of data to record, with the conventional composition, data were unrecordable on the right position.

[0018] this invention is made in view of such the actual condition, is the magnetic disk unit of the external synchronization method using the head of a rec/play separate-type, and aims at offering the magnetic disk unit and magnetic disk which can record data on the right position on a magnetic disk.

[0019]

[Means for Solving the Problem] In the magnetic disk unit which clock Batang for clock generation records data on the magnetic disk recorded beforehand, and reproduces the data currently recorded in order that the magnetic disk unit concerning this invention may solve the above-mentioned technical problem A clock generation means to generate a clock based on the regenerative signal equivalent to the clock pattern reproduced by the reproducing head for reproducing data, and the reproducing head from a magnetic disk, A delay means by which record data are delayed to the clock generated with the clock generation means, The recording head for recording the record data delayed by the delay means on a magnetic disk, It is characterized by having a position detection means to detect the head positional information in the direction of the diameter of a disk of a recording head based on the regenerative signal from the reproducing head, and the control means which control the amount of delay of a delay means based on the head positional information from a position detection means.

[0020] Moreover, the magnetic disk unit concerning this invention is characterized by controlling the amount of delay of a delay means to compensate a position gap of the flux reversal resulting from the pattern of record data based on the pattern of record data while control means compensate the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head.

[0021] Moreover, the magnetic disk concerning this invention is characterized by recording beforehand the timing compensation pattern of predetermined width of face in the direction of the diameter of a disk.

[0022] The magnetic disk unit concerning this invention Moreover, clock Batang for clock generation, Data are recorded on the magnetic disk with which the timing compensation pattern of predetermined width of face was beforehand recorded in the direction of the diameter of a disk. Moreover, the reproducing head for being the magnetic disk unit which reproduces the data currently recorded, and reproducing data from a magnetic disk, A clock generation means to generate a clock based on the regenerative signal equivalent to the clock pattern reproduced by the reproducing head, A delay means by which record data are delayed to the clock generated with the clock generation means, It is characterized by having the control means which control the amount of delay of a delay means based on the regenerative signal equivalent to the timing compensation pattern reproduced by the recording head for recording the record data delayed by the delay means on a magnetic disk, and the reproducing head.

[0023]

[Function] Based on the head positional information in the direction of the diameter of a disk of a recording head, record data are delayed by this invention, and the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head is compensated with it.

[0024] Moreover, record data are delayed based on the head positional information in the direction of the diameter of a disk of a recording head, and while compensating with this invention the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head, based on the pattern of record data, record data are delayed by it, and a position gap of the flux reversal resulting from the pattern of record data is compensated with it.

[0025] Moreover, based on the regenerative signal equivalent to the timing compensation pattern of predetermined width of face, record data are delayed by this invention, and the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head is compensated with it.

[0026]

[Example] It explains referring to a drawing about one example of the magnetic disk unit concerning this invention hereafter.

[0027] The magnetic disk unit which applied this invention records data on the magnetic disk 1 with which the clock pattern for clock generation was recorded beforehand. Moreover, as the data currently recorded are reproduced, i.e., it is the so-called magnetic disk unit of an external synchronization method (sample servo system), for example, is shown in drawing 1 Reproducing-head 11a for reproducing data from a magnetic disk 1, and the reproduction amplifier 12 which amplifies the regenerative signal reproduced by this reproducing-head 11a, The clock generation circuit 13 which generates a clock based on the regenerative signal equivalent to the clock pattern of the above-mentioned magnetic disk 1 amplified with this reproduction amplifier 12, The data demodulator circuit 14 which reproduces data etc. from the regenerative signal from the above-mentioned reproduction amplifier 12 using the clock from this clock generation circuit 13, While carrying out counting of the clock from the above-mentioned clock generation circuit 13 and controlling the clock generation circuit

13 The timing generating circuit 15 which outputs the change signal which switches a recording mode and a playback mode, The record data generating circuit 16 which changes the data (henceforth a source data) inputted into the data (henceforth record data) suitable for record, The pulse delay circuit 30 delayed in the record data from this record data generating circuit 16, Recording head 11b for recording the record data delayed by this pulse delay circuit 30 on the above-mentioned magnetic disk 1, The record amplifier 18 which supplies the current based on the record data delayed by the above-mentioned pulse delay circuit 30 to the above-mentioned recording head 11b, It has the time delay control circuit 20 which controls the amount of delay of the above-mentioned pulse delay circuit 30 based on the position (henceforth head positional information) in the direction of the diameter of a disk of the above-mentioned recording head 11b from the above-mentioned data demodulator circuit 14.

[0028] In order that reproducing-head 11a may attain high-density record, it consists of the so-called magnetoresistance-effect form head (henceforth an MR head), recording head 11b consists of the usual magnetic head, in the run direction, only distance L leaves reproducing-head 11a and recording head 11b, they are arranged, and such reproducing-head 11a and recording head 11b constitute the so-called head 11 of a rec/play student discrete type.

[0029] On the other hand to the magnetic disk 1 in which a rotation drive is carried out by the so-called spindle motor (not shown) with a fixed angular velocity (the so-called CAV:Constant Angular Velocity) as the Prior art described (refer to drawing 10), it was prepared in the shape of a concentric circle -- between the data segments 2 (it corresponding to a data segment 102) which are the fields which record the data of a recording track For example, by removing a magnetic layer in part using technique, such as etching, the clock pattern 3 (it corresponds to the clock pattern 103) which followed the radial for clock generation is formed beforehand. And on the other hand, direct-current magnetization is carried out at **, and these clock patterns 3 are formed 100-1000 divisors per round, in order to generate a highly precise clock.

[0030] And reproducing-head 11a reproduces the regenerative signal equivalent to the clock pattern 3, and supplies these regenerative signals to the clock generation circuit 13 and the data demodulator circuit 14 through the reproduction amplifier 12 while it reproduces the regenerative signal equivalent to the data currently recorded on the data segment 2.

[0031] the clock generation circuit 13 -- for example, the so-called PLL (Phase Locked Loop) etc. -- from -- it becomes and a clock is generated based on the regenerative signal equivalent to the clock pattern 3

[0032] That is, if the clock pattern 3 which carried out direct-current magnetization is reproduced to ** (an arrow shows) on the other hand as shown, for example in drawing 2 a, as shown, for example in drawing 2 b, the regenerative signal which has a solitary-wave form with the edge before and behind the clock pattern 3 will be reproduced. The timing generating circuit 15 carries out counting of the clock supplied from the clock generation circuit 13, predicts the apparition of the regenerative signal which is equivalent to the clock pattern 3 based on the past history, and as shown, for example in drawing 2 d, it generates the change signal which switches a recording mode and a playback mode, while it supplies the clock gate signal which shows this period to the clock generation circuit 13. As it considers that the solitary-wave form which appears within the period out of which the clock gate signal has come is a regular clock pattern, for example, is shown in drawing 2 c, the clock generation circuit 13 updates the phase of PLL so that the standup of a clock may synchronize with the peak of a solitary-wave form corresponding to a front edge, and generates the clock which carried out phase simulation to the clock pattern 3.

[0033] And the data demodulator circuit 14 is the standup time (henceforth an existing [data] point phase) of the clock generated in the clock generation circuit 13 at the time of a playback mode. It sets, and discriminates from a regenerative signal, and data are reproduced by getting over. Moreover, this data demodulator circuit 14 reproduces the head positional information in the direction of the diameter of a disk of a head 11 based on a regenerative signal, and supplies this head positional information to the time delay control circuit 20.

[0034] On the other hand, in a recording mode, the record data generating circuit 16 changes a source data into the record data which synchronized with the clock generated in the clock generation circuit 13 by the predetermined modulation suitable for record, and supplies the record data which synchronized with this clock to the pulse delay circuit 30 and the time delay control circuit 20.

[0035] While the pulse delay circuit 30 compensates the phase shift of the data recorded on the basis of control of the time delay control circuit 20 by the data segment 2 which originates in the distance L in the run direction of reproducing-head 11a and recording head 11b so that it may mention later Record data are delayed, and the record amplifier 18 amplifies this delayed record data, and supplies the current based on record data to recording head 11b so that a position gap (nonlinear bit shift) of the flux reversal resulting from the pattern of record data may be compensated.

[0036] The time delay control circuit 20 specifically For example, the adder 21 which adds a constant C3 to head positional information from the above-mentioned data demodulator circuit 14 as shown in drawing 3 , The multiplier 22 which carries out the multiplication of the constant C2 to the output of this adder 21, and the delay machines 23a and 23b which are delayed by one clock, respectively in the record data from the above-mentioned record data generating circuit 16 and by which cascade connection was carried out, Exclusive "or" circuit (henceforth EX-OR) 24a which calculates the exclusive OR of the record data from the above-mentioned record data generating circuit 16, and the record data delayed by the above-mentioned delay machine 23a, EX-OR24b which calculates the exclusive OR of the record data by which the delay machine was carried out to the record data delayed by the above-mentioned delay machine 23a by the above-mentioned delay machine 23b, AND circuit 25 which calculates the AND of the output of the above-mentioned EX-OR24a, and the output of EX-OR24b (it is called Following AND), It has the change-over switch 26 which switches and chooses a constant C1 and a constant 0 based on the output of this AND25, and the adder 27 adding the output of this change-over switch 26, and the output of the above-mentioned multiplier 22.

[0037] And this time delay control circuit 20 calculates the time difference between an existing [data] point phase and the time which should actually reverse record current based on the pattern of the head positional information supplied from the data demodulator circuit 14, and record data, and outputs a time delay indication signal.

[0038] That is, if a head 11 sets head positional information supplied from the data demodulator circuit 14 to track number N which carries out the current position, an adder 21 will add track number N and a constant C3, and a multiplier 22 will carry out the multiplication of the constant C2 to this aggregate value. Consequently, from a multiplier 22, it is outputted as a time delay T1 which compensates the phase shift of the data with which the value which is proportional to distance (N+C3) from the disk center of a head 11 originates in the distance L in the run direction of reproducing-head 11a and recording head 11b according to the operation shown in the following formula 1.

[0039]

$T1=(N+C2) xC3$ ... Formula 1 [0040] In addition, constants C2 and C3 are values with which are satisfied of $T1=L/v$, when speed in case a head 11 is located in the truck of a number N is set to v.

[0041] On the other hand, the delay machines 23a and 23b are delayed by one clock in record data, respectively, EX-OR 24a and 24b searches for the 2-bit exclusive OR adjoined of the triplets which record data follow, respectively, and AND25 searches for the AND of each output of EX-OR 24a and 24b. Consequently, from AND25, when record data have the pattern (010 or 101) with which 2 bits of flux reversal continue continuously, the continuation flux reversal detecting signal used as H level is outputted.

[0042] And a change-over switch 26 supplies the constant which chose the constant C1, and chose and chose the constant 0 at the time of L level to an adder 27 based on this continuation flux reversal detecting signal at the time of H level. Consequently, from a change-over switch 26, a constant C1 is outputted as a time delay T2 which compensates a nonlinear bit shift to the pattern which produces flux reversal continuously, i.e., the pattern which a nonlinear bit shift generates.

[0043] An adder 27 adds a time delay T1 and a time delay T2, and supplies them to the pulse delay circuit 30 by making this aggregate value (T1+T2) into a time delay indication signal.

[0044] As the time delay is controllable from the exterior, for example, the pulse delay circuit 30 is shown in drawing 2 h While only the time (T1+T2) directed by the time delay indication signal supplied from the time delay control circuit 20 is delayed in the record data (shown in drawing 2 g) supplied from the record data generating circuit 16 For example, as shown in drawing 2 f, the change signal supplied from the timing generating circuit 15 is delayed, and a write enable signal is generated.

[0045] Specifically, the time delay indication signal from the adjustable delay circuit 31 which has a time delay for at least 1 clock, the sequential circuit 32 which has the time delay of 1 clock unit, and the above-mentioned time delay control circuit 20 is divided into the time delay of 1 clock unit, and the time delay of the fraction which remains, and the pulse delay circuit 30 is equipped with the above-mentioned adjustable delay circuit 31 and the time delay distribution circuit 33 supplied to a sequential circuit 32, as shown in drawing 4 .

[0046] And the time delay distribution circuit 33 divides the time delay indication signal supplied from the time delay control circuit 20 into the time delay of 1 clock unit, and the time delay of the fraction which remains, supplies the time delay of 1 clock unit to a sequential circuit 32, and supplies a fractional time delay to the adjustable delay circuit 31.

[0047] A sequential circuit 32 is a delay circuit which operates synchronizing with a clock, and is equipped with counting circuit 32a which carries out counting of the clock to the interior. When this counting circuit 32a carries out counting of the time delay part clock of 1 clock unit, only the time delay of 1 clock unit generates the middle output of the write enable signal with which timing shifted, and record data based on a change signal and record data.

[0048] On the other hand, the adjustable delay circuit 31 performs delay within 1 clock time according to directions of a fractional time delay, adds still more precise delay to the middle output of record data, and outputs the record data after delay.

[0049] And this pulse delay circuit 30 supplies a write enable signal and the record data after delay to the record amplifier 18. That is, a circuit scale is large by considering as such composition, and power consumption can be reduced, while making a circuit scale small, since the number of the adjustable delay circuits 31 as which a high time precision is required is one, and it ends and the maximum time delay should just have the length for one clock.

[0050] The record amplifier 18 controls energization/interception of record current according to the write enable signal supplied from the pulse delay circuit 30, and reverses record current according to the record data delayed by the pulse delay circuit 30.

[0051] The record data outputted in this way from the change signal outputted from the timing generating circuit 15 and the record data generating circuit 16 synchronize with the clock (shown in drawing 2 c) generated in the clock generation circuit 13, as shown in above-mentioned drawing 2 d and 2g. That is, these signals correspond to the position on the data segment 2 seen from reproducing-head 11a, as shown in above-mentioned drawing 2 a. By the way, if relative velocity of a head 11 and a disk is set to v, time difference T1=L/v exists between the data segment 2 seen from reproducing-head 11a, and the data segment 2 seen from recording head 11b as shown in drawing 2 e. As the pulse delay circuit 30 is shown in above-mentioned drawing 2 f and 2h, while only this time difference T1 generates the write enable signal corresponding to the position on the data segment 2 which was delayed and looked at a change signal and record data from recording head 11b, and the record data after delay, respectively, to record data, only time (T2) to compensate an above-mentioned nonlinear bit shift is delayed further. Consequently, while compensating the phase shift of the data recorded on the data segment 2 resulting from the distance L in the run direction of reproducing-head 11a and recording head 11b, a position gap (nonlinear bit shift) of the flux reversal resulting from the pattern of record data can be compensated, and data can be recorded on the right position on a data segment 2. If it puts in another way, by controlling an energization start and finish time of record current, and reversal time of record current by the pulse delay circuit 30, it cannot be based on the pattern of the position in the direction of the diameter of a disk of a head 11, or data, but data can be recorded on the right position on a data segment 2. Therefore, standup time of the clock generated in the playback mode in the clock generation circuit 14 (existing [data] point phase) By setting and discriminating from a regenerative signal, the regenerative signal will be referred to in the data's currently recorded on data segment 2 existence position, and

errorless data reproduction can be performed.
[0052] Here, other concrete circuitry of the time delay control circuit 20 shown in drawing 1 is explained. This time delay control circuit (henceforth the time delay control circuit 40) For example, the delay machines 41a and 41b which are delayed by one clock, respectively in the record data from the above-mentioned record data generating circuit 16 as shown in drawing 5 and by which cascade connection was carried out, Head positional information from the record data delayed by these delay machines 41a and 41b and the above-mentioned data demodulator circuit 14 is made into the read-out address, and a time delay (T1+T2) is equipped with the memory 42 memorized beforehand.
[0053] And the record data delayed by the delay machines 41a and 41b are supplied to memory 42 as the 11-bit read-out address with the track number which consists of 8 bits.
[0054] Memory 42 has memorized the time delay according to the combination of the pattern of a track number and data, and outputs a time delay indication signal according to the read-out address. By the way, in memory 42, about all the combination of the pattern of a track number and record data, by memorizing the fitness time delay, for example [to the position in the direction of the diameter of a disk of a head 11], a nonlinear time delay can be outputted and a fine time delay can be controlled.
[0055] Moreover, as a rough time delay is computed by the time delay control circuit 20 and the remaining top kana timing is performed by the time delay control circuit 40 combining this time delay control circuit 40 and the above-mentioned time delay control circuit 20, you may make it cut down the capacity of memory 42.
[0056] Below, data are recorded on the magnetic disk which applied this invention, and this magnetic disk, and the magnetic disk unit which reproduces the data currently recorded is explained.
[0057] As shown in drawing 6 , the clock pattern 53 which followed the radial for clock generation, and reproducing-head 11a and the timing compensation pattern 54 of width of face equal to the interval L of recording head 11b of predetermined width of face are beforehand formed in this magnetic disk 51 by removing a magnetic layer in part using technique, such as etching, for example, between the data segments 52 which are the fields which record the data of the recording track prepared in the shape of a concentric circle. And on the other hand, the direct-current magnetization of these clock patterns 53 and the timing compensation pattern 54 is carried out at ** (an arrow shows).
[0058] On the other hand, the magnetic disk unit using this magnetic disk 51 is equipped with the timing-measurement circuit 60 which measures the time difference T1 mentioned above instead of the time delay control circuit 20 shown in drawing 1 . In addition, explanation is omitted about the circuit shown in drawing 1 , and the circuit which has the same function.
[0059] As shown for example, in drawing 8 c, the timing generating circuit 15 generates the timing-measurement window signal which shows the period when counting of the clock is carried out in and reproducing-head 11a is scanning the timing compensation pattern 54, and supplies this timing-measurement window signal to the timing-measurement circuit 60.
[0060] As shown in drawing 8 b, in the period of H level, a timing-measurement window signal measures the time T1 between two peaks of a solitary-wave form reproduced with the edge before and behind the timing compensation pattern 54, and supplies the timing-measurement circuit 60 to the pulse delay circuit 30 by making time T1 into a time delay indication signal. That is, the width of face L of the timing compensation pattern 54 is not based on the radius of a disk, but since it is fixed, the time difference which passes reproducing-head 11a is always equal [the edge in front of it, and a next edge] to the pass time difference T1 of reproducing-head 11a and recording head 11b. Therefore, the time difference between the peaks of the regenerative signal equivalent to the timing compensation pattern 54 is the time delay T1 which should be supplied to the pulse delay circuit 30. If it puts in another way, the direct time delay T1 can be found from the timing compensation pattern 54 beforehand formed on the magnetic disk 51, the arithmetic circuit of the adder 21 shown in drawing 3 and multiplier 22 grade and the memory 42 shown in drawing 5 become unnecessary, and the cost of a magnetic disk unit can be reduced.
[0061]
[Effect of the Invention] By delaying record data by the above explanation by this invention based on

the head positional information in the direction of the diameter of a disk of a recording head so that clearly, and compensating the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head, in the magnetic disk unit of the external synchronization method using the head of a rec/play separate-type, it cannot call at the position in the direction of the diameter of a disk of a recording head, but data can be recorded on the right position on an Consequently, errorless data reproduction can be performed.
[0062] Moreover, based on the head positional information in the direction of the diameter of a disk of a recording head, record data are delayed by this invention. While compensating the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head By delaying record data based on the pattern of record data, and compensating a position gap of the flux reversal resulting from the pattern of record data In the magnetic disk unit of the external synchronization method using the head of a rec/play separate-type, it cannot be based on the pattern of the position in the direction of the diameter of a disk of a recording head, or data, but data can be recorded on the right position on a magnetic disk. Consequently, errorless data reproduction can be performed.
[0063] Moreover, by delaying record data based on the regenerative signal equivalent to the timing compensation pattern of predetermined width of face, and compensating the phase shift of the data recorded on the magnetic disk resulting from the distance in the run direction of the reproducing head and a recording head, in the magnetic disk unit of the external synchronization method using the head of a rec/play separate-type, it cannot call at the position in the direction of the diameter of a disk of a recording head, but data can be recorded on the right position on a magnetic disk in this invention. Consequently, errorless data reproduction can be performed.

[Translation done.]

(19)日本国特許庁（ＪＰ）

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開平6－176486

(43)公開日 平成6年(1994) 6月24日

(51)Int.Cl.^{5}	識別記号	庁内整理番号	F I	技術表示箇所
G11B 20/10	311	7923－5D		
	351 Z	7923－5D		

審査請求 未請求 請求項の数4（全 12 頁）

(21)出願番号 特願平4－343186

(22)出願日 平成4年(1992)11月30日

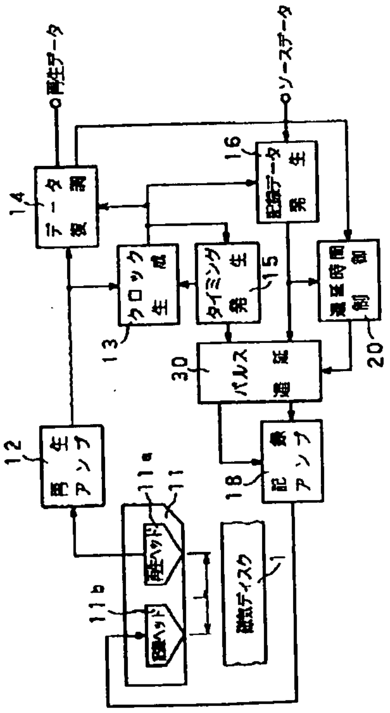
(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 山腰 隆道
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(72)発明者 林 信裕
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(72)発明者 矢田 博昭
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(74)代理人 弁理士 小池 晃 （外2名）

(54)【発明の名称】 磁気ディスク装置及び磁気ディスク

(57)【要約】

【構成】 再生ヘッド１１ａは、再生信号を再生する。クロック生成回路１３は、クロックパターンに相当する再生信号に基づいてクロックを生成する。データ復調回路１４は、クロックを用いて再生信号からデータ等を再生する。タイミング発生回路１５は、記録モードと再生モードを切り換える切換信号を出力する。記録データ発生回路１６は、ソースデータを記録データに変換する。パルス遅延回路３０は、記録データ及び記録信号を遅延する。記録ヘッド１１ｂは、遅延された記録データに基づいてデータの記録を行う。遅延時間制御回路２０は、ヘッド位置情報に基づいてパルス遅延回路３０の遅延量を制御する。

【効果】 再生ヘッド１１ａと記録ヘッド１１ｂの距離Ｌに起因する記録データの位相ずれを補償すると共に、パターンに起因する磁化反転の位置ずれを補償することができ、正しい位置にデータを記録することができる。



【特許請求の範囲】

【請求項1】　クロック生成のためのクロックパータンが予め記録された磁気ディスクにデータを記録し、また記録されているデータを再生する磁気ディスク装置において、

上記磁気ディスクからデータを再生するための再生ヘッドと、

該再生ヘッドにより再生された上記クロックパターンに相当する再生信号に基づいて、クロックを生成するクロック生成手段と、

該クロック生成手段で生成されたクロックに対して記録データを遅延する遅延手段と、

該遅延手段で遅延された記録データを上記磁気ディスクに記録するための記録ヘッドと、

上記再生ヘッドからの再生信号に基づいて上記記録ヘッドのディスク径方向におけるヘッド位置情報を検出する位置検出手段と、

該位置検出手段からのヘッド位置情報に基づいて上記遅延手段の遅延量を制御する制御手段とを備えることを特徴とする磁気ディスク装置。

【請求項2】　前記制御手段が、

前記再生ヘッドと記録ヘッドの走行方向における距離に起因する前記磁気ディスクに記録されるデータの位相ずれを補償すると共に、記録データのパターンに基づいて、記録データのパターンに起因する磁化反転の位置ずれを補償するように前記遅延手段の遅延量を制御することを特徴とする請求項1記載の磁気ディスク装置。

【請求項3】　ディスク径方向に所定幅のタイミング補償パターンが予め記録されていることを特徴とする磁気ディスク。

【請求項4】　クロック生成のためのクロックパータンが予め記録された請求項3記載の磁気ディスクにデータを記録し、また記録されているデータを再生する磁気ディスク装置であって、

上記磁気ディスクからデータを再生するための再生ヘッドと、

該再生ヘッドにより再生された上記クロックパターンに相当する再生信号に基づいて、クロックを生成するクロック生成手段と、

該クロック生成手段で生成されたクロックに対して記録データを遅延する遅延手段と、

該遅延手段で遅延された記録データを上記磁気ディスクに記録するための記録ヘッドと、

上記再生ヘッドにより再生された上記タイミング補償パターンに相当する再生信号に基づいて、上記遅延手段の遅延量を制御する制御手段とを備えることを特徴とする磁気ディスク装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、磁気ディスク装置及び磁気ディスクに関し、特に所謂外部同期方式を採用し、記録ヘッドと再生ヘッドをそれぞれに備えた磁気ディスク装置に関する。

【0002】

【従来の技術】磁気ディスク装置では、データの記録や再生の際に必要とされるクロックを得る手段として、データを記録する際に所謂サーボ情報を同時に書き込み、該サーボ情報を再生し、再生されたサーボ情報に基づいてクロックを生成したり、記録されているデータを再生し、再生されたデータからクロック成分を抽出してクロックを生成する所謂自己同期方式と、磁気ディスクにクロックパターンを離散的に予め形成しておき、このクロックパターンを再生し、再生されたクロックパターンの再生信号に基づいてクロックを生成する所謂外部同期方式（サンプルサーボ方式）とが知られている。

【0003】具体的には、外部同期方式の磁気ディスク装置は、図9に示すように、記録と再生において兼用される磁気ヘッド111と、記録モードと再生モードで上記磁気ヘッド111を切り換える切換スイッチ112と、該切換スイッチ112を介して上記磁気ヘッド111から供給される再生信号を増幅する再生アンプ113と、該再生アンプ113で増幅された磁気ディスク101のクロックパターンに相当する再生信号に基づいて、クロックを生成するクロック生成回路114と、該クロック生成回路114からのクロックを用いて、上記再生アンプ113からの再生信号からデータを再生するデータ復調回路115と、上記クロック生成回路114からのクロックを計数してクロック生成回路114を制御すると共に、上記切換スイッチ112を制御する切換信号を出力するタイミング発生回路116と、入力されるデータ（以下ソースデータという）を記録に適したデータ（以下記録データという）に変換する記録データ発生回路117と、該記録データ発生回路117からの記録データに基づいた電流を上記切換スイッチ112を介して上記磁気ヘッド111に供給する記録アンプ118とを備える。

【0004】一方、この磁気ディスク装置に用いられる磁気ディスク101には、図10に示すように、同心円状に設けられた記録トラックのデータを記録する領域であるデータセグメント102間に、例えば磁性層をエッチングなどの手法を用いて一部除去することにより、クロック生成のための放射状に連続したクロックパターン103が予め形成されている。そして、これらのクロックパターン103は、一方向（矢印で示す）に直流磁化されており、高精度のクロックを生成するために1周当たり約数100～1000箇所設けられている。

【0005】そして、磁気ヘッド111は、データセグメント102に記録されているデータに相当する再生信号を再生すると共に、クロックパターン103に相当する再生信号を再生し、これらの再生信号を切換スイッチ

１１２及び再生アンプ１１３を介してクロック生成回路１１４及びデータ復調回路１１５に供給する。

【０００６】クロック生成回路１１４は、例えば所謂ＰＬＬ(Phase Locked Loop) 等からなり、クロックパターン１０３に相当する再生信号に基づいてクロックを生成する。

【０００７】すなわち、図１１ａに示すように一方向に直流磁化したクロックパターン１０３を再生すると、図１１ｄに示すように、クロックパターン１０３の前後のエッジにて孤立波形を有する再生信号が再生される。タイミング発生回路１１６は、クロック生成回路１１４から供給されるクロックを計数して、過去の履歴をもとにクロックパターン１０３に相当する再生信号の出現期間を予測し、図１１ｃに示すように、この期間例えばローレベル（以下Ｌレベルという）となるクロックゲート信号を生成し、このクロックゲート信号をクロック生成回路１１４に供給する。クロック生成回路１１４は、クロックゲート信号がＬレベルの期間内に出現する孤立波形を正規のクロックパターンと見なして、図１１ｅに示すように、前のエッジに対応する孤立波形のピークにクロックの立ち上がりが同期するようにＰＬＬの位相を更新し、クロックパターン１０３に位相同期したクロックを生成する。

【０００８】そして、再生モードのとき、データ復調回路１１５は、例えばクロック生成回路１１４で生成されたクロックを用いて再生信号を弁別し、また復調することによりデータを再生する。

【０００９】一方、記録モードでは、タイミング発生回路１１６から供給される切換信号により、切換スイッチ１１２の切換動作を制御して、データの記録が行われる。

【００１０】すなわち、タイミング発生回路１１６は、クロックを計数することにより、図１１ｂに示すように、データセグメント１０２を磁気ヘッド１１１が走査している期間にＬレベルとなり、クロックパターン１０３を走査している期間にハイレベル（以下Ｈレベルという）となる切換信号を生成し、この切換信号により切換スイッチ１１２の切換動作を制御する。この結果、磁気ヘッド１１１は、切換信号がＬレベルのとき、記録アンプ１１８に接続され、Ｈレベルのとき、再生アンプ１１３に接続される。

【００１１】記録データ発生回路１１７は、ソースデータを、記録に適した所定の変調により、クロック生成回路１１４で生成されたクロックに同期した記録データに変換し、記録アンプ１１８は、この記録データを増幅して、記録データに基づいた電流を切換スイッチ１１２を介して磁気ヘッド１１１に供給する。

【００１２】具体的には、上述の図１１ｂに示すように、磁気ヘッド１１１がクロックパターン１０３を走査している期間に切換信号はＨレベルとなり、これによって磁気ヘッド１１１は再生アンプ１１３に接続され、上述したようにクロックパターン１０３の再生が行われて、クロックが生成される。次に、磁気ヘッド１１１がデータセグメント１０２を走査する期間になると、切換信号はＬレベルとなり、これによって磁気ヘッド１１１は記録アンプ１１８に接続され、データの記録が行われる。そして、このクロックパターン１０３の再生とデータ記録を交互に繰り返すことにより、図１１ｆに示すように、クロック生成回路１１４で生成されたクロックに同期したデータの記録が行われる。したがって、再生モードでは、クロック生成回路１１４で生成されたクロックの立ち上がり時刻（以下データ存在点位相という）において再生信号を弁別するとにより、データセグメント１０２に記録されているデータの磁気ヘッド１１１の走行方向における存在位置で再生信号を参照していることになり、エラーのないデータ再生が可能になる。

【００１３】

【発明が解決しようとする課題】ところで、所謂磁気抵抗効果形のヘッド（以下ＭＲヘッドという）は、優れた特性、例えば優れた感度、Ｓ／Ｎ(Signal to Noise ratio)、空間分解能を有し、高密度記録を達成するためにこのＭＲヘッドを用いると、上述の磁気ヘッド１１１は、図１２に示すように、ＭＲヘッドからなる再生ヘッド１１１ａと、通常の磁気ヘッドからなる記録ヘッド１１１ｂとから構成される。すなわち、記録と再生に独立したヘッド（所謂録再分離型のヘッド）を用いることになる。この場合、以下のような問題が生じる。

【００１４】上述したように、外部同期方式の磁気ディスク装置では、再生ヘッド１１１ａにより再生されるクロックパターン１０３に相当する再生信号をもとにデータ存在点の位相を決定し、再生モード時にはこのデータ存在点位相における再生ヘッド１１１ａの位置を、データセグメント１０２上のデータ存在点位置としている。したがって、データを記録する際には、データ存在点位相と、再生ヘッド１１１ａから見たデータセグメント１０２上のデータ存在点位置とが常に一致するように記録することが必要である。しかし、記録ヘッド１１１ｂと再生ヘッド１１１ａが分離している場合、両者の物理位置関係により、データ存在点位相と記録ヘッド１１１ｂから見たデータセグメント１０２上のデータ存在点位置とは一般に一致しない。具体的には、上述の図１２に示すように、記録ヘッド１１１ｂが再生ヘッド１１１ａよりも後方に距離Ｌだけ離れて取り付けられている。したがって、記録を行なう際には、データ存在点位相における再生ヘッド１１１ａの位置が、ディスクの回転にともなって記録ヘッド１１１ｂの位置にまで移動してくるのを待って記録動作を行なわなければならない。

【００１５】上述の移動に要する時間Ｔ１は、再生ヘッド１１１ａと記録ヘッド１１１ｂの距離Ｌと、ヘッド１１１と磁気ディスク１０１の相対速度ｖによって定ま

り、T１＝L／vで与えられる。磁気ディスク１０１を一定の角速度（所謂ＣＡＶ：Constant Angular Velocity)で回転駆動する磁気ディスク装置においては、ヘッド１１１と磁気ディスク１０１の相対速度vはヘッド１１１の存在する径方向における位置に応じて変化するので、移動時間Ｔ１もヘッド１１１のディスク径方向における位置に依存したものとなる。

【００１６】また、磁気ディスク装置では、記録ヘッド１１１ｂに流す記録電流を反転することによってデータセグメント１０２上に磁化反転を生じさせ、これによりデータを記録する。しかし、記録密度が高い場合には、図１３に示すように、記録電流の反転した位置に対して、データセグメント１０２上に残る磁化反転の位置がずれる現象（以下非線形ビットシフトという）が生じる。非線形ビットシフトにおけるずれの方向と大きさは、記録するデータのパターンに依存することが知られている。データセグメント１０２上の正規の位置に磁化反転を残すためには、記録を行なう際に、ずれの発生する方向と逆の方向に、記録電流の反転する位置を予め移動させておかなければならない。

【００１７】このように、録再分離型のヘッド１１１を用いる外部同期方式の磁気ディスク装置では、クロックパターン１０３をもとに生成されるデータ存在点位相と、実際に記録電流を反転すべき時刻との間に時間差を生じ、すなわち再生ヘッド１１１ａと記録ヘッド１１１ｂの走行方向における距離Lに起因する磁気ディスク１０１に記録されるデータの位相ずれと、記録データのパターンに起因する磁化反転の位置ずれとが生じ、しかもそれらのずれは、ヘッド１１１のディスク径方向における位置や、記録するデータのパターンによって変化するので、従来の構成では、データを正しい位置に記録することができなかった。

【００１８】本発明は、このような実情に鑑みてなされたものであり、録再分離型のヘッドを用いる外部同期方式の磁気ディスク装置であって、磁気ディスク上の正しい位置にデータを記録することができる磁気ディスク装置及び磁気ディスクを提供することを目的とする。

【００１９】

【課題を解決するための手段】本発明に係る磁気ディスク装置は、上記課題を解決するために、クロック生成のためのクロックパータンが予め記録された磁気ディスクにデータを記録し、また記録されているデータを再生する磁気ディスク装置において、磁気ディスクからデータを再生するための再生ヘッドと、再生ヘッドにより再生されたクロックパターンに相当する再生信号に基づいて、クロックを生成するクロック生成手段と、クロック生成手段で生成されたクロックに対して記録データを遅延する遅延手段と、遅延手段で遅延された記録データを磁気ディスクに記録するための記録ヘッドと、再生ヘッドからの再生信号に基づいて記録ヘッドのディスク径方向におけるヘッド位置情報を検出する位置検出手段と、位置検出手段からのヘッド位置情報に基づいて遅延手段の遅延量を制御する制御手段とを備えることを特徴とする。

【００２０】また、本発明に係る磁気ディスク装置は、制御手段が、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償すると共に、記録データのパターンに基づいて、記録データのパターンに起因する磁化反転の位置ずれを補償するように遅延手段の遅延量を制御することを特徴とする。

【００２１】また、本発明に係る磁気ディスクは、ディスク径方向に所定幅のタイミング補償パターンが予め記録されていることを特徴とする。

【００２２】また、本発明に係る磁気ディスク装置は、クロック生成のためのクロックパータンと、ディスク径方向に所定幅のタイミング補償パターンとが予め記録された磁気ディスクにデータを記録し、また記録されているデータを再生する磁気ディスク装置であって、磁気ディスクからデータを再生するための再生ヘッドと、再生ヘッドにより再生されたクロックパターンに相当する再生信号に基づいて、クロックを生成するクロック生成手段と、クロック生成手段で生成されたクロックに対して記録データを遅延する遅延手段と、遅延手段で遅延された記録データを磁気ディスクに記録するための記録ヘッドと、再生ヘッドにより再生されたタイミング補償パターンに相当する再生信号に基づいて、遅延手段の遅延量を制御する制御手段とを備えることを特徴とする。

【００２３】

【作用】本発明では、記録ヘッドのディスク径方向におけるヘッド位置情報に基づいて記録データを遅延して、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償する。

【００２４】また、本発明では、記録ヘッドのディスク径方向におけるヘッド位置情報に基づいて記録データを遅延して、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償すると共に、記録データのパターンに基づいて記録データを遅延して、記録データのパターンに起因する磁化反転の位置ずれを補償する。

【００２５】また、本発明では、所定幅のタイミング補償パターンに相当する再生信号に基づいて記録データを遅延して、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償する。

【００２６】

【実施例】以下、本発明に係る磁気ディスク装置の一実施例について図面を参照しながら説明する。

【００２７】本発明を適用した磁気ディスク装置は、ク

ロック生成のためのクロックパターンが予め記録された磁気ディスク１にデータを記録し、また記録されているデータを再生する、すなわち所謂外部同期方式（サンプルサーボ方式）の磁気ディスク装置であって、例えば図１に示すように、磁気ディスク１からデータを再生するための再生ヘッド１１ａと、該再生ヘッド１１ａで再生された再生信号を増幅する再生アンプ１２と、該再生アンプ１２で増幅された上記磁気ディスク１のクロックパターンに相当する再生信号に基づいて、クロックを生成するクロック生成回路１３と、該クロック生成回路１３からのクロックを用いて、上記再生アンプ１２からの再生信号からデータ等を再生するデータ復調回路１４と、上記クロック生成回路１３からのクロックを計数してクロック生成回路１３を制御すると共に、記録モードと再生モードを切り換える切換信号を出力するタイミング発生回路１５と、入力されるデータ（以下ソースデータという）を記録に適したデータ（以下記録データという）に変換する記録データ発生回路１６と、該記録データ発生回路１６からの記録データを遅延するパルス遅延回路３０と、該パルス遅延回路３０で遅延された記録データを上記磁気ディスク１に記録するための記録ヘッド１１ｂと、上記パルス遅延回路３０で遅延された記録データに基づいた電流を上記記録ヘッド１１ｂに供給する記録アンプ１８と、上記データ復調回路１４からの上記記録ヘッド１１ｂのディスク径方向における位置（以下ヘッド位置情報という）に基づいて上記パルス遅延回路３０の遅延量を制御する遅延時間制御回路２０とを備える。

【００２８】再生ヘッド１１ａは、高密度記録を達成するために例えば所謂磁気抵抗効果形ヘッド（以下ＭＲヘッドという）からなり、記録ヘッド１１ｂは通常の磁気ヘッドからなり、再生ヘッド１１ａと記録ヘッド１１ｂはその走行方向において距離Ｌだけ離れて配置され、これらの再生ヘッド１１ａと記録ヘッド１１ｂは、所謂録再分離型のヘッド１１を構成している。

【００２９】一方、所謂スピンドルモータ（図示せず）により一定の角速度（所謂ＣＡＶ：Constant Angular Velocity）で回転駆動される磁気ディスク１には、従来の技術で述べたように（図１０参照）、同心円状に設けられた記録トラックのデータを記録する領域であるデータセグメント２（データセグメント１０２に対応する）間に、例えば磁性層をエッチングなどの手法を用いて一部除去することにより、クロック生成のための放射状に連続したクロックパターン３（クロックパターン１０３に対応する）が予め形成されている。そして、これらのクロックパターン３は、一方向に直流磁化されており、高精度のクロックを生成するために１周当たり約数１００～１０００箇所設けられている。

【００３０】そして、再生ヘッド１１ａは、データセグメント２に記録されているデータに相当する再生信号を再生すると共に、クロックパターン３に相当する再生信号を再生し、これらの再生信号を再生アンプ１２を介してクロック生成回路１３及びデータ復調回路１４に供給する。

【００３１】クロック生成回路１３は、例えば所謂ＰＬＬ(Phase Locked Loop）等からなり、クロックパターン３に相当する再生信号に基づいてクロックを生成する。

【００３２】すなわち、例えば図２ａに示すように一方向（矢印で示す）に直流磁化したクロックパターン３を再生すると、例えば図２ｂに示すように、クロックパターン３の前後のエッジにて孤立波形を有する再生信号が再生される。タイミング発生回路１５は、クロック生成回路１３から供給されるクロックを計数して、過去の履歴をもとにクロックパターン３に相当する再生信号の出現期間を予測し、この期間を示すクロックゲート信号をクロック生成回路１３に供給すると共に、例えば図２ｄに示すように、記録モードと再生モードを切り換える切換信号を生成する。クロック生成回路１３は、クロックゲート信号が出ている期間内に出現する孤立波形を正規のクロックパターンと見なして、例えば図２ｃに示すように、前のエッジに対応する孤立波形のピークにクロックの立ち上がりが同期するようにＰＬＬの位相を更新し、クロックパターン３に位相同期したクロックを生成する。

【００３３】そして、再生モードのとき、データ復調回路１４は、例えばクロック生成回路１３で生成されたクロックの立ち上がり時刻（以下データ存在点位相という）において再生信号を弁別し、また復調することによりデータを再生する。また、このデータ復調回路１４は、再生信号に基づいてヘッド１１のディスク径方向におけるヘッド位置情報を再生し、このヘッド位置情報を遅延時間制御回路２０に供給する。

【００３４】一方、記録モードでは、記録データ発生回路１６は、ソースデータを、記録に適した所定の変調により、クロック生成回路１３で生成されたクロックに同期した記録データに変換し、このクロックに同期した記録データをパルス遅延回路３０及び遅延時間制御回路２０に供給する。

【００３５】パルス遅延回路３０は、遅延時間制御回路２０の制御のもとに、後述するように再生ヘッド１１ａと記録ヘッド１１ｂの走行方向における距離Ｌに起因するデータセグメント２に記録されるデータの位相ずれを補償すると共に、記録データのパターンに起因する磁化反転の位置ずれ（非線形ビットシフト）を補償するように、記録データを遅延し、記録アンプ１８は、この遅延された記録データを増幅して、記録データに基づいた電流を記録ヘッド１１ｂに供給する。

【００３６】具体的には、遅延時間制御回路２０は、例えば図３に示すように、上記データ復調回路１４からのヘッド位置情報に定数Ｃ３を加算する加算器２１と、該加算器２１の出力に定数Ｃ２を乗算する乗算器２２と、

上記記録データ発生回路１６からの記録データをそれぞれ1クロック分遅延する縦続接続された遅延器２３ａ、２３ｂと、上記記録データ発生回路１６からの記録データと上記遅延器２３ａで遅延された記録データの排他的論理和を演算する排他的論理和回路（以下ＥＸ－ＯＲという）２４ａと、上記遅延器２３ａで遅延された記録データと上記遅延器２３ｂで遅延器された記録データの排他的論理和を演算するＥＸ－ＯＲ２４ｂと、上記ＥＸ－ＯＲ２４ａの出力とＥＸ－ＯＲ２４ｂの出力の論理積を演算する論理積回路（以下ＡＮＤという）２５と、該ＡＮＤ２５の出力に基づいて定数Ｃ１と定数０を切り換え選択する切換スイッチ２６と、該切換スイッチ２６の出力と上記乗算器２２の出力を加算する加算器２７とを備える。

【００３７】そして、この遅延時間制御回路２０は、データ復調回路１４から供給されるヘッド位置情報と記録データのパターンに基づいて、データ存在点位相と実際に記録電流を反転すべき時刻との間の時間差を計算し、遅延時間指示信号を出力する。

【００３８】すなわち、データ復調回路１４から供給されるヘッド位置情報を、例えばヘッド１１が現在位置するトラック番号Ｎとすると、加算器２１は、トラック番号Ｎと定数Ｃ３を加算し、乗算器２２は、この加算値に定数Ｃ２を乗算する。この結果、乗算器２２からは、下記式1に示す演算により、ヘッド１１のディスク中心からの距離（Ｎ＋Ｃ３）に比例した値が、再生ヘッド１１ａと記録ヘッド１１ｂの走行方向における距離Ｌに起因するデータの位相ずれを補償する遅延時間Ｔ１として出力される。

【００３９】

$$T1=(N+C2)\times C3 \quad \cdots 式1$$

【００４０】なお、定数Ｃ２、Ｃ３は、ヘッド１１が番号Ｎのトラックに位置するときの速度をｖとすると、Ｔ１＝Ｌ／ｖを満足する値である。

【００４１】一方、遅延器２３ａ、２３ｂは、記録データをそれぞれ1クロック分遅延し、ＥＸ－ＯＲ２４ａ、２４ｂは、記録データの連続する３ビットのうちの隣接する2ビットの排他的論理和をそれぞれ求め、ＡＮＤ２５は、ＥＸ－ＯＲ２４ａ、２４ｂの各出力の論理積を求める。この結果、ＡＮＤ２５からは、記録データが2ビット連続して磁化反転が続くパターン（０１０あるいは１０１）を有するとき、例えばHレベルとなる連続磁化反転検出信号が出力される。

【００４２】そして、切換スイッチ２６は、この連続磁化反転検出信号に基づいて、例えばHレベルのとき、定数Ｃ１を選択し、Ｌレベルのとき定数０を選択して、選択した定数を加算器２７に供給する。この結果、切換スイッチ２６からは、連続して磁化反転を生じさせるパターン、すなわち非線形ビットシフトが発生するパターンに対して、定数Ｃ１が非線形ビットシフトを補償する遅延時間Ｔ２として出力される。

【００４３】加算器２７は、遅延時間Ｔ１と遅延時間Ｔ２を加算し、この加算値（Ｔ１＋Ｔ２）を遅延時間指示信号としてパルス遅延回路３０に供給する。

【００４４】パルス遅延回路３０は、その遅延時間が外部から制御可能となっており、例えば図２ｈに示すように、遅延時間制御回路２０から供給される遅延時間指示信号で指示された時間（Ｔ１＋Ｔ２）だけ、記録データ発生回路１６から供給される記録データ（図２ｇに示す）を遅延すると共に、例えば図２ｆに示すように、タイミング発生回路１５から供給される切換信号を遅延してライトイネーブル信号を生成する。

【００４５】具体的には、パルス遅延回路３０は、例えば図４に示すように、少なくとも１クロック分の遅延時間を有する可変遅延回路３１と、１クロック単位の遅延時間を有する順序回路３２と、上記遅延時間制御回路２０からの遅延時間指示信号を、１クロック単位の遅延時間と、残る端数の遅延時間とに分割して、上記可変遅延回路３１と順序回路３２に供給する遅延時間分配回路３３とを備える。

【００４６】そして、遅延時間分配回路３３は、遅延時間制御回路２０から供給される遅延時間指示信号を、１クロック単位の遅延時間と、残る端数の遅延時間とに分割し、１クロック単位の遅延時間を順次回路３２に供給し、端数の遅延時間を可変遅延回路３１に供給する。

【００４７】順序回路３２は、クロックに同期して動作する遅延回路であって、その内部にクロックを計数する計数回路３２ａを備える。この計数回路３２ａは、１クロック単位の遅延時間分クロックを計数することにより、切換信号及び記録データをもとに、１クロック単位の遅延時間だけタイミングのずれたライトイネーブル信号及び記録データの中間出力を生成する。

【００４８】一方、可変遅延回路３１は、端数の遅延時間の指示に従って1クロック時間内での遅延を行い、記録データの中間出力にさらに精密な遅延を加え、遅延後の記録データを出力する。

【００４９】そして、このパルス遅延回路３０は、ライトイネーブル信号及び遅延後の記録データを記録アンプ１８に供給する。すなわち、このような構成とすることにより、回路規模が大きく、高い時間精度が要求される可変遅延回路３１が1個ですみ、かつその最大遅延時間は1クロック分の長さがあればよいので、回路規模を小さくすると共に、消費電力を低減することができる。

【００５０】記録アンプ１８は、パルス遅延回路３０から供給されるライトイネーブル信号に従って記録電流の通電／遮断の制御を行ない、パルス遅延回路３０で遅延された記録データに従って記録電流の反転を行なう。

【００５１】かくして、タイミング発生回路１５から出力される切換信号と記録データ発生回路１６から出力さ

れる記録データは、上述の図２ｄ、２ｇに示すように、クロック生成回路１３で生成されたクロック（図２ｃに示す）に同期している。すなわちこれらの信号は、上述の図２ａに示すように、再生ヘッド１１ａから見たデータセグメント２上の位置に対応している。ところで、ヘッド１１とディスクの相対速度をｖとすると、再生ヘッド１１ａから見たデータセグメント２と、図２ｅに示すように記録ヘッド１１ｂから見たデータセグメント２との間には、時間差Ｔ１＝Ｌ／ｖが存在する。パルス遅延回路３０は、上述の図２ｆ、２ｈに示すように、この時間差Ｔ１だけ切換信号および記録データを遅延し、記録ヘッド１１ｂから見たデータセグメント２上の位置に対応したライトイネーブル信号及び遅延後の記録データをそれぞれ生成すると共に、記録データに対しては、上述の非線形ビットシフトを補償する時間（Ｔ２）だけさらに遅延を施す。この結果、再生ヘッド１１ａと記録ヘッド１１ｂの走行方向における距離Ｌに起因するデータセグメント２に記録されるデータの位相ずれを補償すると共に、記録データのパターンに起因する磁化反転の位置ずれ（非線形ビットシフト）を補償することができ、データセグメント２上の正しい位置にデータを記録することができる。換言すると、パルス遅延回路３０により記録電流の通電開始・終了時刻及び記録電流の反転時刻の制御を行なうことにより、ヘッド１１のディスク径方向における位置やデータのパターンによらず、データセグメント２上の正しい位置にデータを記録することができる。したがって、再生モードでは、クロック生成回路１４で生成されたクロックの立ち上がり時刻（データ存在点位相）において再生信号の弁別を行うことにより、データセグメント２上に記録されているデータの存在位置で再生信号を参照していることとなり、エラーのないデータ再生を行うことができる。

【００５２】ここで、図１に示す遅延時間制御回路２０の他の具体的な回路構成について説明する。この遅延時間制御回路（以下遅延時間制御回路４０という）は、例えば図５に示すように、上記記録データ発生回路１６からの記録データをそれぞれ１クロック分遅延する縦続接続された遅延器４１ａ、４１ｂと、該遅延器４１ａ、４１ｂで遅延された記録データと上記データ復調回路１４からのヘッド位置情報を読出アドレスとし、遅延時間（Ｔ１＋Ｔ２）が予め記憶されているメモリ４２とを備える。

【００５３】そして、遅延器４１ａ、４１ｂで遅延された記録データは、例えば８ビットからなるトラック番号と共に、１１ビットの読出アドレスとしてメモリ４２に供給される。

【００５４】メモリ４２は、トラック番号とデータのパターンの組み合わせに応じた遅延時間を記憶しており、読出アドレスに従って遅延時間指示信号を出力する。ところで、メモリ４２に、トラック番号と記録データのパターンの全ての組合せについて、適性な遅延時間を記憶しておくようにすることにより、ヘッド１１のディスク径方向における位置に対する、例えば非線形な遅延時間を出力することができ、細かい遅延時間の制御を行うことができる。

【００５５】また、この遅延時間制御回路４０と上述の遅延時間制御回路２０を組み合わせて、おおまかな遅延時間の算出を遅延時間制御回路２０で行い、残りのこまかな時間調整を遅延時間制御回路４０で行うようにして、メモリ４２の容量を削減するようにしてもよい。

【００５６】つぎに、本発明を適用した磁気ディスク、及びこの磁気ディスクにデータを記録し、また記録されているデータを再生する磁気ディスク装置について説明する。

【００５７】この磁気ディスク５１には、例えば図６に示すように、同心円状に設けられた記録トラックのデータを記録する領域であるデータセグメント５２間に、例えば磁性層をエッチングなどの手法を用いて一部除去することにより、クロック生成のための放射状に連続したクロックパターン５３と、所定幅の、例えば再生ヘッド１１ａと記録ヘッド１１ｂの間隔Ｌと等しい幅のタイミング補償パターン５４とが予め形成されている。そして、これらのクロックパターン５３とタイミング補償パターン５４は、一方向（矢印で示す）に直流磁化されている。

【００５８】一方、この磁気ディスク５１を用いる磁気ディスク装置は、図１に示す遅延時間制御回路２０の代わりに、上述した時間差Ｔ１を測定する時間測定回路６０を備える。なお、図１に示す回路と同じ機能を有する回路については説明は省略する。

【００５９】タイミング発生回路１５は、例えば図８ｃに示すように、クロックを計数して再生ヘッド１１ａがタイミング補償パターン５４を走査している期間を示す時間測定ウィンドウ信号を生成し、この時間測定ウィンドウ信号を時間測定回路６０に供給する。

【００６０】時間測定回路６０は、例えば図８ｂに示すように、時間測定ウィンドウ信号がＨレベルの期間において、タイミング補償パターン５４の前後のエッジで再生される２つの孤立波形のピーク間の時間Ｔ１を測定し、時間Ｔ１を遅延時間指示信号としてパルス遅延回路３０に供給する。すなわち、タイミング補償パターン５４の幅Ｌはディスクの半径によらず一定なので、その前のエッジと後のエッジが再生ヘッド１１ａを通過する時間差は、再生ヘッド１１ａと記録ヘッド１１ｂの通過時間差Ｔ１に常に等しい。したがって、タイミング補償パターン５４に相当する再生信号のピーク間の時間差は、パルス遅延回路３０に供給するべき遅延時間Ｔ１である。換言すると、磁気ディスク５１上に予め形成されたタイミング補償パターン５４から直接遅延時間Ｔ１を求めることができ、図３に示す加算器２１、乗算器２２等

の演算回路や、図5に示すメモリ42が不要となり、磁気ディスク装置のコストを低減することができる。

【0061】

【発明の効果】以上の説明で明らかなように、本発明では、記録ヘッドのディスク径方向におけるヘッド位置情報に基づいて記録データを遅延して、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償することにより、録再分離型のヘッドを用いる外部同期方式の磁気ディスク装置において、記録ヘッドのディスク径方向における位置によらず、磁気ディスク上の正しい位置にデータを記録することができる。この結果、エラーのないデータ再生を行うことができる。

【0062】また、本発明では、記録ヘッドのディスク径方向におけるヘッド位置情報に基づいて記録データを遅延して、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償すると共に、記録データのパターンに基づいて記録データを遅延して、記録データのパターンに起因する磁化反転の位置ずれを補償することにより、録再分離型のヘッドを用いる外部同期方式の磁気ディスク装置において、記録ヘッドのディスク径方向における位置やデータのパターンによらず、磁気ディスク上の正しい位置にデータを記録することができる。この結果、エラーのないデータ再生を行うことができる。

【0063】また、本発明では、所定幅のタイミング補償パターンに相当する再生信号に基づいて記録データを遅延して、再生ヘッドと記録ヘッドの走行方向における距離に起因する磁気ディスクに記録されるデータの位相ずれを補償することにより、録再分離型のヘッドを用いる外部同期方式の磁気ディスク装置において、記録ヘッドのディスク径方向における位置によらず、磁気ディスク上の正しい位置にデータを記録することができる。この結果、エラーのないデータ再生を行うことができる。

【図面の簡単な説明】

【図1】本発明を適用した磁気ディスク装置の回路構成を示すブロック図である。

【図2】上記磁気ディスク装置の動作を説明するためのタイムチャートを示す図である。

【図3】上記磁気ディスク装置を構成する遅延時間制御回路の具体的な回路構成を示すブロック図である。

【図4】上記磁気ディスク装置を構成するパルス遅延回路の具体的な回路構成を示すブロック図である。

【図5】上記遅延時間制御回路の他の具体的な回路構成を示すブロック図である。

【図6】本発明を適用した磁気ディスクの記録フォーマットを示す図である。

【図7】本発明を適用した磁気ディスク装置を構成する時間測定回路を示すブロック図である。

【図8】上記時間測定回路の動作を説明するためのタイムチャートを示す図である。

【図9】従来の磁気ディスク装置の回路構成を示すブロック図である。

【図10】従来の磁気ディスクの記録フォーマットを示す図である。

【図11】従来の磁気ディスク装置の動作を説明するためのタイムチャートを示す図である。

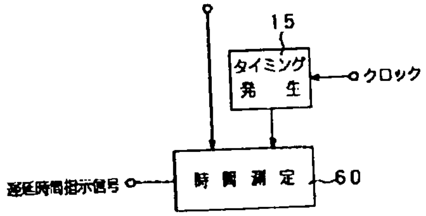
【図12】録再分離型のヘッドの構成を示す図である。

【図13】非線形ビットシフトを説明するための磁化の方向を示す図である。

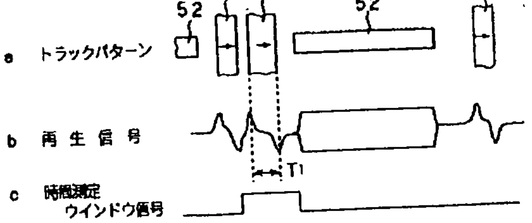
【符号の説明】

1・・・磁気ディスク
11・・・ヘッド
11a・・・再生ヘッド
11b・・・記録ヘッド
13・・・クロック生成回路
14・・・データ復調回路
15・・・タイミング発生回路
20・・・遅延時間制御回路
30・・・パルス遅延回路
51・・・磁気ディスク
54・・・タイミング補償パターン
60・・・時間測定回路

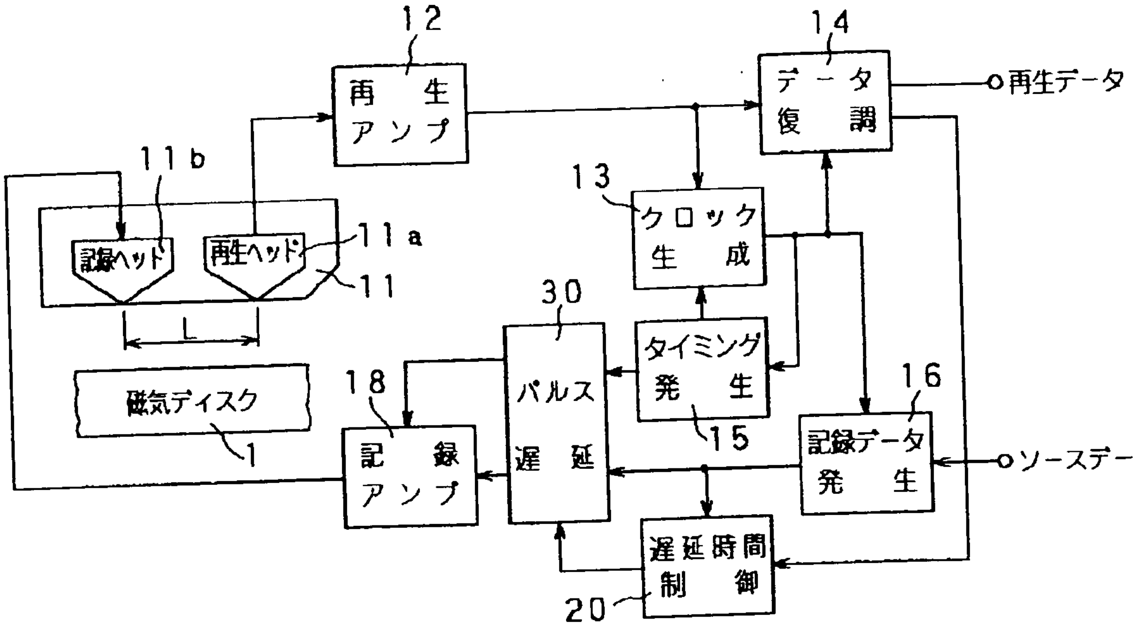
【図7】



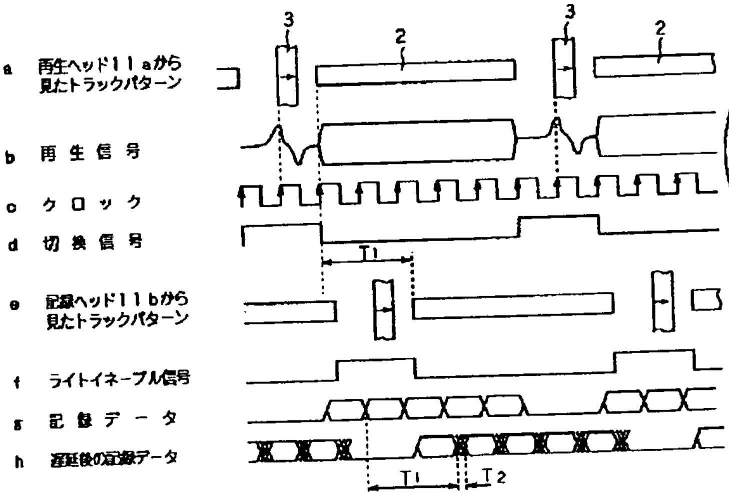
【図8】



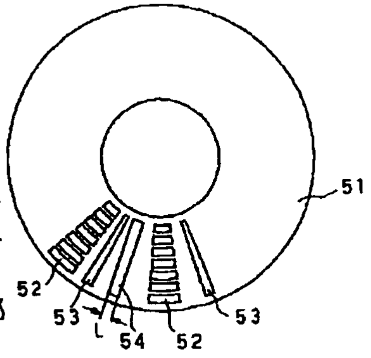
【図1】



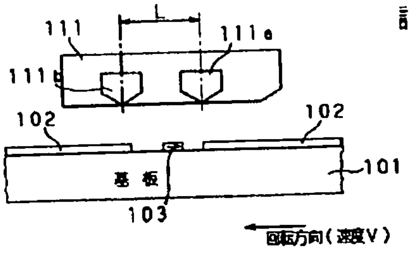
【図2】



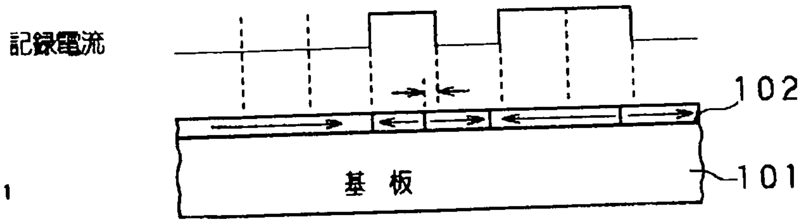
【図6】



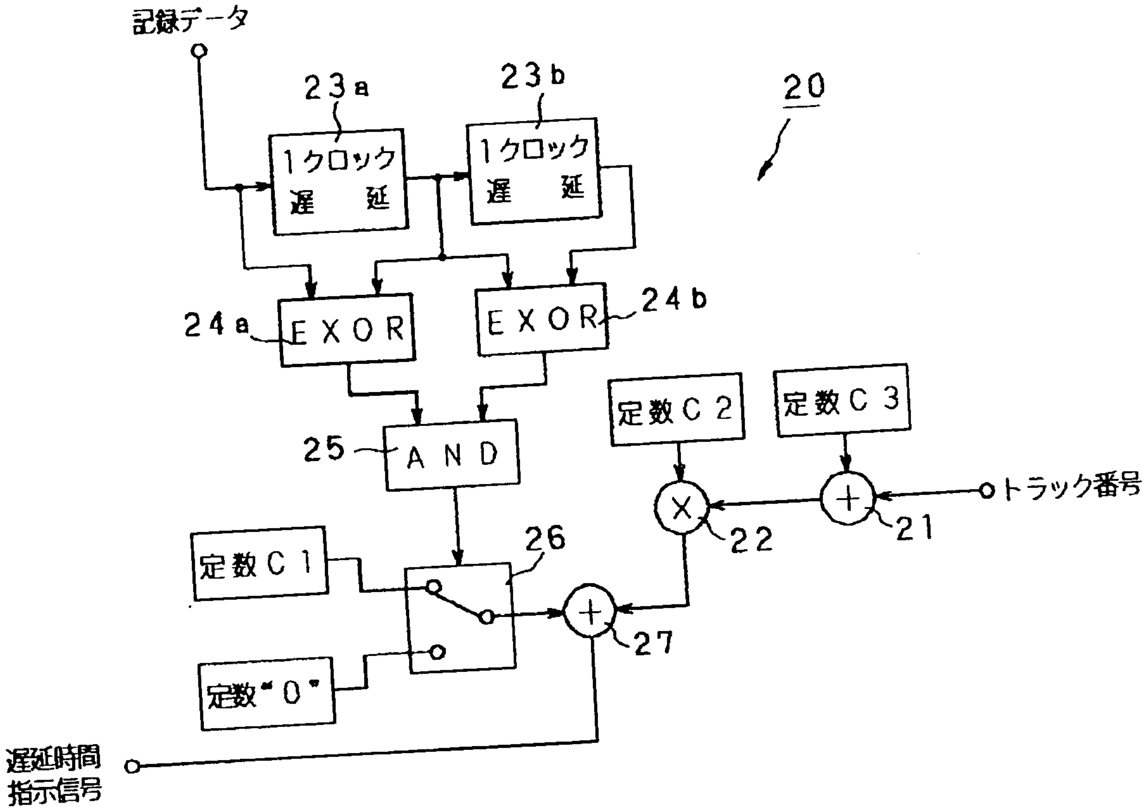
【図12】



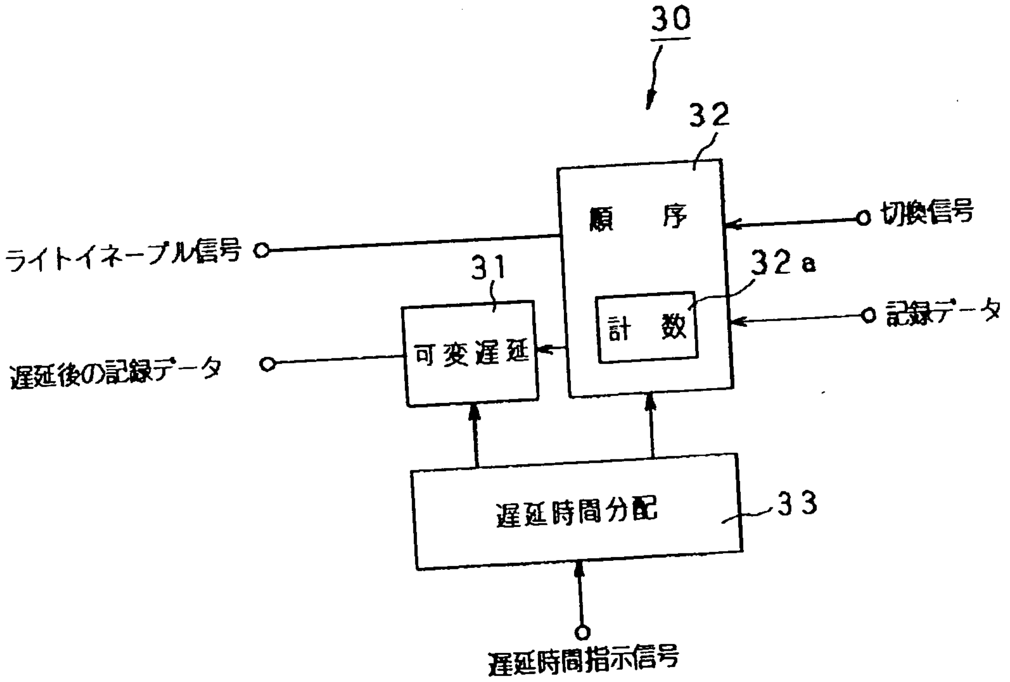
【図13】



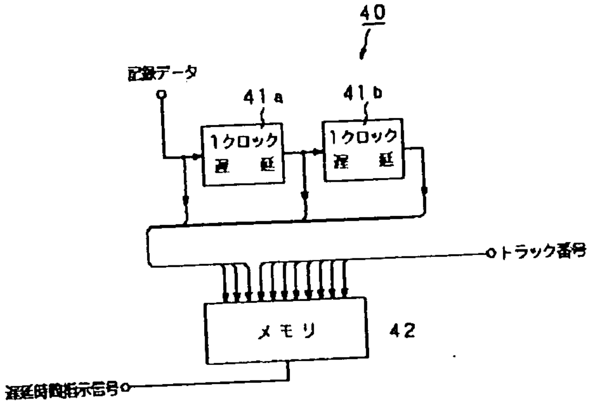
【図3】


記録データ
23a
23b
20
1クロック遅延
1クロック遅延
24a
EXOR
EXOR
24b
25
AND
定数C2
定数C3
トラック番号
21
22
定数C1
26
27
定数"0"
遅延時間指示信号

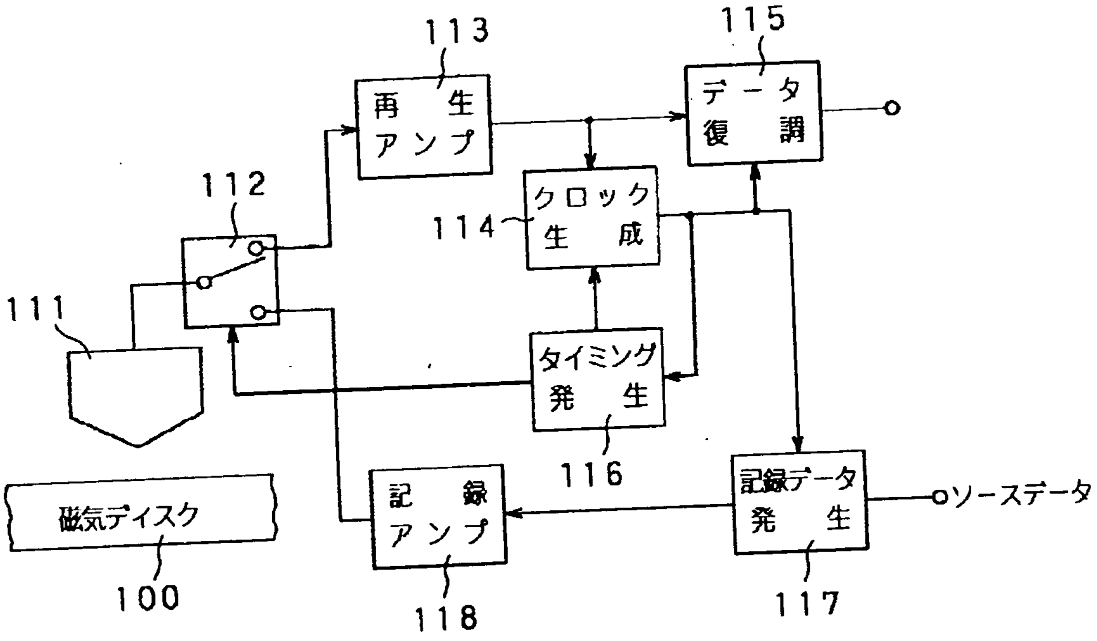
【図4】


30
32
順序
切換信号
ライトイネーブル信号
31
32a
計数
記録データ
可変遅延
遅延後の記録データ
遅延時間分配
33
遅延時間指示信号

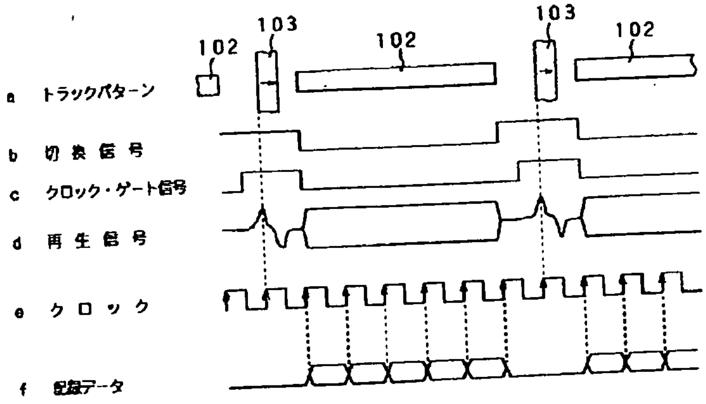
【図5】


40
記録データ
41a
41b
1クロック遅延
1クロック遅延
トラック番号
メモリ
42
遅延時間指示信号

【図9】


113
再生アンプ
115
データ復調
112
114
クロック生成
111
タイミング発生
116
記録データ発生
117
ソースデータ
記録アンプ
118
磁気ディスク
100

【図11】


102
103
102
103
102
a トラックパターン
b 切換信号
c クロック・ゲート信号
d 再生信号
e クロック
f 記録データ

【図１０】